



Ministério da Educação
Universidade Federal da
Fronteira Sul
Roteiro para Plano de Ensino

PLANO DE ENSINO DA DISCIPLINA DE SISTEMAS DIGITAIS

1. IDENTIFICAÇÃO

Curso: Ciência da Computação
Componente Curricular: Sistemas Digitais
Fase: 2ª (segunda)
Número de créditos: 04 (quatro)
Carga horária: 72 horas-aula (60 horas-relógio)
Professor: Luciano Lores Caimi

2. OBJETIVO GERAL DO CURSO

O curso tem por objetivo a formação integral de novos cientistas e profissionais da computação, os quais deverão possuir conhecimentos técnicos e científicos e serem capazes de aplicar estes conhecimentos, de forma inovadora e transformadora, nas diferentes áreas de conhecimento da Computação. Adicionalmente, os egressos do curso deverão ser capazes de adaptar-se às constantes mudanças tecnológicas e sociais, e ter uma formação ao mesmo tempo cidadã, interdisciplinar e profissional.

3. EMENTA

Circuitos Aritméticos. Registradores. Contadores. Memórias. Máquinas de Estado. Organização de microprocessadores: arquitetura – assembly. Noções de Linguagem de Descrição de Hardware.

4. JUSTIFICATIVA

Os conteúdos apresentados nesta disciplina são fundamentais para o entendimento e desenvolvimento de sistemas dentro do fluxo de projeto digital, além de introduzir o estudante na área de organização e arquitetura de computadores.

5. OBJETIVOS:

5.1. GERAL

Compreender os conceitos e funcionamento de circuitos digitais utilizados em computação, através da apresentação de técnicas de projeto, simulação e implementação usando linguagens de descrição de hardware e tecnologias de prototipação. Além disso, entender a organização de microprocessadores e linguagem assembly.

5.2. ESPECIFICOS:

- ✓ Estudar os princípios do projeto de sistemas digitais no nível RT (transferência entre registradores).
- ✓ Familiarizar o estudante com a descrição de sistemas digitais no nível RT.
- ✓ Familiarizar o aluno com o uso de uma linguagem de descrição de hardware (HDL) e com o fluxo de projeto de sistemas digitais, visando sua implementação em FPGAs.
- ✓ Introduzir o modelo clássico de sistema digital (datapath x controle), relacionando-o com a organização de processadores.
- ✓ Apresentar as diferentes arquiteturas do conjunto de instruções de processadores.
- ✓ Apresentar e familiarizar o aluno com a programação assembly.





Ministério da Educação
Universidade Federal da
Fronteira Sul
Roteiro para Plano de Ensino

6. CRONOGRAMA E CONTEÚDO PROGRAMÁTICO

ENCONTRO	CONTEÚDOS
Aula 1 (3 ha)	Introdução à disciplina Apresentação do plano de ensino Fluxo de Projeto Digital
Aula 2 (3 ha)	Fluxo de Projeto Digital Circuitos aritméticos
Aula 3 (3 ha)	Circuitos aritméticos
Aula 4 (3 ha)	Circuitos aritméticos
Aula 5 (3 ha)	Aula prática com Software de EDA
Aula 6 (3 ha)	Registradores e Contadores
Aula 7 (3 ha)	Registradores e Contadores
Aula 8 (3 ha)	Memórias
Aula 9 (3 ha)	Máquinas de estado
Aula 10 (3 ha)	Maquinas de Estado
Aula 11 (3 ha)	1ª avaliação e entrega do trabalho 1
Aula 12 (3 ha)	Aula prática com Software de EDA
Aula 13 (3 ha)	Linguagens de Descrição de Hardware: introdução
Aula 14 (3 ha)	Linguagem de Descrição de Hardware: VHDL
Aula 15 (3 ha)	Linguagem de Descrição de Hardware: VHDL
Aula 16 (3 ha)	Aula prática com Software de EDA





Ministério da Educação
Universidade Federal da
Fronteira Sul
Roteiro para Plano de Ensino

Aula 17 (3 ha)	Organização de Computadores: arquitetura multinível
Aula 18 (3 ha)	Organização de Computadores: arquitetura do conjunto de instruções
Aula 19 (3 ha)	Organização de Computadores: arquitetura do conjunto de instruções
Aula 20 (3 ha)	Organização de Computadores: programação assembly
Aula 21 (3 ha)	Organização de Computadores: programação assembly
Aula 22 (3 ha)	Organização de Computadores: programação assembly
Aula 23 (3 ha)	2ª avaliação e entrega do trabalho 2
Aula 24 (3 ha)	Recuperação e prova de recuperação

7. PROCEDIMENTOS METODOLÓGICOS

Os aspectos mais relevantes relacionados ao conteúdo da disciplina serão expostos e discutidos nas aulas teóricas utilizando projetor multimídia e transparências preparadas pelo professor, apoiando-se no livro-texto adotado e na bibliografia complementar. Os conceitos apresentados serão ilustrados por meio de exemplos apresentados pelo professor e de exercícios que serão realizados pelos alunos e resolvidos pelo professor em sala de aula. Para a fixação destes conceitos, o professor indicará exercícios extra-classe, a serem resolvidos pelos alunos.

Os conceitos vistos nas aulas teóricas serão exercitados nas aulas de laboratório, as quais serão compostas de duas etapas: uma etapa inicial de instrução e uma etapa de experimentação. Na etapa de instrução serão apresentados e ilustrados os passos do fluxo de síntese no nível RT (Register Transfer) com ferramentas de EDA (Electronic Design Automation) e as características da linguagem VHDL (uma das linguagens mais utilizadas no mundo para a síntese de sistemas digitais no nível RT). Na etapa de experimentação os alunos irão realizar um experimento utilizando as ferramentas de EDA, seguindo um roteiro fornecido pelo professor. Para a síntese no nível RT será utilizada a ferramenta Quartus II da empresa Altera, cuja versão de uso livre (WebEdition) mais recente pode ser obtida na página da própria empresa. Opcionalmente poderá ser utilizado a ferramenta ISE da empresa Xilinx. Para a simulação e análise das formas de onda resultantes, será utilizada a ferramenta ModelSim, da empresa Mentor Graphics, em sua versão de uso livre, que também pode ser obtida na página da empresa.





Como instrumento metodológico adicional, será disponibilizada aos alunos uma faixa de horários semanais para atendimento extra-classe. Estes horários serão combinados com os estudantes. O estudante que desejar ser atendido deverá solicitar ao professor o agendamento por email com antecedência de 24 horas.

Aos estudantes que queiram aprofundar-se em tópicos avançados, sugere-se a leitura da bibliografia complementar.

8. AVALIAÇÃO DO PROCESSO ENSINO APRENDIZAGEM

Como mecanismos de avaliação serão utilizadas provas teóricas e trabalhos de implementação.

As avaliações serão agrupadas em dois momentos (conforme instrução normativa No. 001/Prograd/2010) Notas Parciais 1 e 2 (NP1 e NP2, respectivamente). A NP1 será composta por uma avaliações escritas (P1) e um trabalho de implementação (T1) com o seguinte cálculo:

$$NP1 = P1*0,6 + T1*0,4$$

A NP2 será composta por uma avaliação escrita (P2) e um trabalho (T2), seguindo o seguinte cálculo:

$$NP2 = P2*0,6 + T2*0,4$$

Sendo que a média final (MF) será calculada como a média aritmética entre NP1 e NP2, ou seja, $MF=(NP1+NP2)/2$

Será ofertada reposição de conteúdo e avaliação aos estudantes que não obtiveram média maior ou igual a 6,0 em uma das NPs. A reposição referente à primeira avaliação será realizada fora do horário de aula regular, ficando a data a ser combinada com os alunos, a reposição da 2ª. Avaliação está prevista no conteúdo programático acima.

9. REFERÊNCIAS

9.1 BÁSICAS:

1. TOCCI, Ronald; WIDMER, Neal; MOSS, Gregory. Sistemas Digitais: princípios e aplicações. 10ª edição. Rio de Janeiro: Pearson Editora.
2. TAUB, Herbert. Circuitos Digitais e Microprocessadores. McGraw-Hill.
3. MELO, Mairton de Oliveira. Eletrônica Digital. Makron Books.
4. OSBONE, Adam. Microprocessadores - Circuitos Básicos. McGraw-Hill.
5. TOKHEIN, Roger. Introdução aos Microprocessadores. McGraw-Hill.
6. PATTERSON, David A.; HENNESSY, John L.. Organização e Projeto de Computadores. Rio de Janeiro, RJ, Elsevier, 2005.
7. ASHENDEN, Peter J. The Students guide to VHDL. Morgan Kaufmann.





Ministério da Educação
Universidade Federal da
Fronteira Sul
Roteiro para Plano de Ensino

9.2.COMPLEMENTARES

8. VAHID, Frank. Sistemas Digitais: projeto, otimização e HDLs. Porto Alegre: Bookman.
9. TAUB, Herbert; SCHILLING, Donald. Eletrônica Digital. McGraw-Hill.
10. IDOETA, Ivan V.; CAPUANO, Francisco G.; Elementos de Eletrônica Digital. Livros Érica Editora Ltda.

