

Universidade Federal da Fronteira Sul

Plano de Ensino

1. Dados de Identificação

Curso: Ciência da Computação

Componente curricular: Organização de Computadores

Fase: Terceira

Ano/Semestre: 2016/1

Número da Turma: 13225

Carga horária - Hora Aula: 72

Carga horária - Hora Relógio: 60

Professor: Jacson Luiz Matte

Atendimento ao Aluno: segunda-feira (10h às 12h), terça-feira (7h30 às 10h) e quarta-feira (19h30 às 21h)

2. Objetivo Geral do Curso

O curso tem por objetivo a formação integral de novos cientistas e profissionais da computação, os quais deverão possuir conhecimentos técnicos e científicos e serem capazes de aplicar estes conhecimentos, de forma inovadora e transformadora, nas diferentes áreas de conhecimento da Computação. Adicionalmente, os egressos do curso deverão ser capazes de adaptar-se às constantes mudanças tecnológicas e sociais, e ter uma formação ao mesmo tempo cidadã, interdisciplinar e profissional.

3. Ementa

Tendências tecnológicas na fabricação de CPUs e memórias. CPU: instruções e modos de endereçamento. Formatos de instruções e linguagem de montagem. Simulador e montador. Aritmética. Avaliação de desempenho. Datapath e unidade de controle. Alternativas de implementação (monociclo, multiciclo, pipeline, superescalar). Exceções e interrupções. Hazards estruturais, de dados e de controle. Hierarquia de memória e associatividade (cache e TLB). Dispositivos de entrada e saída: tipos, características e sua conexão à CPU e à memória. Comunicação com a CPU (polling, interrupção, DMA).

4. Justificativa

Os conceitos teóricos apresentados neste componente curricular são fundamentais para o entendimento dos sistemas computacionais, especialmente o funcionamento do processador, do subsistema de memória e do subsistema de Entrada e Saída.

5. Objetivos

5.1 Geral

Conhecer os principais conceitos envolvidos na concepção da arquitetura e organização dos computadores, sabendo caracterizar e entender o funcionamento interno de um computador, dada uma certa arquitetura, reconhecendo o impacto de cada alternativa sobre fatores como desempenho e custo.

5.2 Específicos

- Entender o funcionamento do ciclo de instrução;
- Conhecer as tendências na evolução de processadores e memórias;
- Entender o funcionamento do ciclo de instrução;
- Entender os diferentes arquiteturas de conjunto de conjunto de instruções;

- Aprender a programar utilizando um conjunto de instruções específico;
- Aprender o caminho de dados e controle de uma CPU;
- Avaliar e discutir métricas de desempenho;
- Entender a hierarquia de memória;
- Aprender sobre a implementação de mecanismos de E/S.

6. Cronograma e Conteúdo Programático

<i>Data</i>	<i>Encontro</i>	<i>Conteúdo</i>
29/02	Aula 01 (3 ha)	Introdução à disciplina; Apresentação do plano de ensino;
01/03	Aula 02 (2 ha)	Arquitetura Multinível e máquinas virtuais
07/03	Aula 03 (3 ha)	Arquitetura do conjunto de instruções; Exercícios;
08/03	Aula 04 (2 ha)	Conjunto de instruções do processador MIPS;
14/03	Aula 05 (3 ha)	DataPath e Unidade de Controle; Conjunto de instruções do processador MIPS;
15/03	Aula 06 (2 ha)	Implementação do processador Monociclo;
21/03	Aula 07 (3 ha)	Implementação do processador Monociclo;
22/03	Aula 08 (2 ha)	Implementação do processador Multiciclo;
28/03	Aula 09 (3 ha)	Implementação do processador Multiciclo;
29/03	Aula 10 (2 ha)	Programação Assembly; Simulador e Montador SPIM;
04/04	Aula 11 (3 ha)	Programação Assembly; Simulador e Montador SPIM;
05/04	Aula 12 (2 ha)	Implementação do processador Pipeline;
11/04	Aula 13 (3 ha)	Implementação do processador Pipeline; Hazardz;
12/04	Aula 14	Implementação do processador Superescalar;

	(2 ha)	
18/04	Aula 15 (3 ha)	Implementação do processador Superescalar;
19/04	Aula 16 (2 ha)	Trabalho Simulador e Montador SPIM;
25/04	Aula 17 (3 ha)	Trabalho Simulador e Montador SPIM;
26/04	Aula 18 (2 ha)	Trabalho Simulador e Montador SPIM;
02/05	Aula 19 (3 ha)	1ª Avaliação
03/05	Aula 20 (2 ha)	Interrupções e exceções;
09/05	Aula 21 (3 ha)	Hierarquia de memória e associatividade;
10/05	Aula 22 (2 ha)	Hierarquia de memória e associatividade;
16/05	Aula 23 (3 ha)	Hierarquia de memória e associatividade;
17/05	Aula 24 (2 ha)	Dispositivos de entrada e saída;
23/05	Aula 25 (3 ha)	Métodos de implementação das operações de E/S: polling;
24/05	Aula 26 (2 ha)	Métodos de implementação das operações de E/S: interrupções;
30/05	Aula 27 (3 ha)	Métodos de implementação das operações de E/S: DMA;
31/05	Aula 28 (2 ha)	Avaliação de desempenho;
06/06	Aula 29 (3 ha)	Trabalho Final
07/06	Aula 30 (2 ha)	Trabalho Final
13/06	Aula 31	2ª Avaliação

	(3 ha)	
14/06	Aula 31 (2 ha)	Avaliação Final de recuperação

7. Procedimentos Metodológicos (estratégias de ensino, equipamentos, entre outros)

Os aspectos mais relevantes relacionados ao conteúdo da disciplina serão expostos e discutidos nas aulas teóricas utilizando projetor multimídia e transparências preparadas pelo professor, apoiando-se no livro-texto adotado e na bibliografia complementar. Os conceitos apresentados serão ilustrados por meio de exemplos apresentados pelo professor e de exercícios que serão realizados pelos alunos e resolvidos pelo professor em sala de aula. Para a fixação destes conceitos, o professor indicará exercícios extra-classe, a serem resolvidos pelos alunos.

Os conceitos vistos nas aulas teóricas serão exercitados nas aulas de laboratório através da utilização de software de programação assembly e simulação de processadores.

Como instrumento metodológico adicional, será disponibilizada aos alunos uma faixa de horários semanais para atendimento extra-classe. Os horários de atendimento extra-classe serão as sextas-feiras das 10:00h às 12:00h e as terças-feiras das 7:30h às 10:00h. O estudante que desejar ser atendido fora destes horários deverá solicitar ao professor o agendamento por e-mail (jacson.matte@uffs.edu.br) com antecedência de 24 horas.

Ao longo do semestre será utilizado o ambiente Moodle como ferramenta de apoio ao ensino presencial. No ambiente serão disponibilizados os materiais digitais a serem entregues aos estudantes tais como slides, textos de apoio, artigos. Será utilizado também o ambiente de chat e o fórum presente no ambiente para auxiliar a comunicação e a eliminação de dúvidas referente aos conteúdos ministrados.

8. Avaliação do Processo Ensino-Aprendizagem

Como mecanismos de avaliação serão utilizadas provas teóricas e trabalhos.

As avaliações serão agrupadas em dois momentos. Notas Parciais 1 e 2 (NP1 e NP2, respectivamente). A NP1 será composta por uma avaliação escrita (P1) e um trabalho (T1) com o seguinte cálculo:

$$NP1 = P1*0,6 + T1*0,4$$

A NP2 será composta por uma avaliação escrita (P2) e um trabalho (T2), seguindo o seguinte cálculo:

$$NP2 = P2*0,6 + T2*0,4$$

Desta forma, a média final (MF) será calculada como a média aritmética entre NP1 e NP2, ou seja:

$$MF = (NP1 + NP2) / 2$$

8.1 Recuperação: Novas oportunidades de aprendizagem e avaliação

Será ofertada reposição de conteúdo e avaliação aos estudantes que não obtiveram média maior ou igual a 6,0 em uma das avaliações escritas. A reposição referente a cada uma das avaliações será realizada na semana seguinte a data da avaliação, conforme está previsto no conteúdo programático.

9. Referências

9.1 Básicas

PATTERSON, David A.; HENNESSY, John L.. Organização e Projeto de Computadores. Rio de Janeiro, RJ, Elsevier, 2005.

STALLINGS, William. Arquitetura e Organização de Computadores: projeto para o desempenho. 5a edição, São Paulo, SP, Prentice Hall, 2005.

TANENBAUM, Andrew S.. Organização Estruturada de Computadores. 5a edição, Rio de Janeiro, Prentice-Hall do Brasil, 2006.

9.2 Complementares

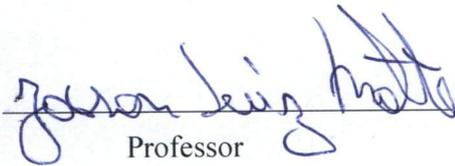
MURDOCCA, Miles J.. Introdução à Arquitetura de Computadores. Rio de Janeiro, Campus, 2001.

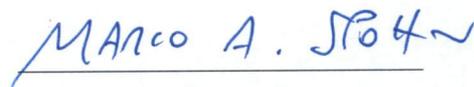
HENNESSY, John L.. Arquitetura de Computadores: uma abordagem quantitativa. Rio de Janeiro, Campus, 2003.

MANO, M.. Computer System Architecture. Englewood Cliffs, NJ, Prentice-Hall International, 1993.

HEURING, Vincent P.. Computer Systems Design and Architecture. 2a ed., Upper Saddle River, NJ, Pearson Prentice Hall, 2004.

HARRIS, David Money. Digital Design and Computer Architecture. Amsterdam, Elsevier, 2007.


Professor



Coordenador do curso

MARCO AURÉLIO SPOHN
Siape nº. 1521671
Coord. do Curso de Ciência da Computação
Universidade Federal da Fronteira Sul-UFFS
Campus Chapecó-SC